

整理番号:ND12-0063 発送番号:427126 発送日:平成17年11月15日 1

## 拒絶理由通知書



特許出願の番号	特願2000-191789
起案日	平成17年11月 9日
特許庁審査官	阿部 弘 3463 5K00
特許出願人代理人	伊東 忠彦 様
適用条文	第29条第2項、第37条

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

## 理 由

提出期限

1/16 (A)

## 理由1

この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記の刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

記 (引用文献等については引用文献等一覧参照)

## 請求項1

## 引用文献: 1

引用文献1の特に第10頁第17-27行、第11頁第13-25行には、受信側が得られたデータブロック品質に相当する情報を、ACK/NACK信号により、送信側に3段階以上の段階をもって通知することが記載されている。

よって、本願請求項1に係る発明に格別な点は認められない。

## 請求項2

## 引用文献: 1, 2

上記に加えて、引用文献2の特に第8頁第1行-第9頁第9行には、受信パケットの信頼度に基づいて、再送パケットと合成するために前期受信パケットを保存するか否かを定める技術が記載されている。

## 請求項3

## 引用文献: 1, 3

整理番号:ND12-0063 発送番号:427126 発送日:平成17年11月15日 2

上記に加えて、引用文献3の特に第【0006】－【0014】段落には、受信データの品質を送信側にフィードバックし、送信側の送信パラメータの制御を行う自動再送要求技術が記載されており、引用文献3に記載のフィードバック情報を、引用文献1に記載されるようなACK/NACK信号とすることは、当業者にとって容易に想到し得たものと認められる。

拒絶の理由が新たに発見された場合には拒絶の理由が通知される。

#### 引用文献等一覧

1. 国際公開第00/021236号パンフレット
2. 国際公開第00/010348号パンフレット
3. 特開平05-110539号公報

#### 理由2

この出願は、下記の点で特許法第37条に規定する要件を満たしていない。

#### 記

請求項1－3に係る発明は、「ACK/NACK信号により受信パケットの信頼度を3段階以上の段階をもって通知すること」を特徴としているのに対し、請求項4、5に係る発明は、「ACK/NACK信号と送信電力制御信号を用いて、送信側の送信パラメータの制御を行うこと」を特徴としており、これら発明に共通する技術的特徴は、ACK/NACK信号を、送信側への品質等の通知として利用することと認められる。

しかしながら、ACK/NACK信号を、品質等を通知する情報として用いることは、引用文献を挙げるまで周知の技術であり、当該共通の技術的特徴によって発明の先行技術に対する貢献を明示するものとは認められない。

また、請求項6－13に係る発明は、リンクサイトダイバーシチに関する技術であり、「ACK/NACK信号により受信パケットの信頼度を3段階以上の段階をもって通知すること」を特徴としている請求項1－3に係る発明と、請求項6－13に係る発明とが、単一の一般的発明概念を形成するように連関していない。

以上のことから、この出願は特許法第37条の規定に違反しており、そのため、請求項1－3以外の請求項に係る発明については新規性、進歩性等の要件についての審査を行っていない。

-----

整理番号:ND12-0063 発送番号:427126 発送日:平成17年11月15日 3/E

先行技術文献調査結果の記録

・調査した分野     I P C 第 7 版   H 0 4 L   1 / 1 6

・先行技術文献

この先行技術文献調査結果の記録は、拒絶理由を構成するものではないが、補正に対して周知技術の例として引用することを妨げるものではない。

この拒絶理由通知の内容に関するお問い合わせ、または面接のご希望がございましたら下記までご連絡下さい。

特許審査第4部デジタル通信 谷岡佳彦

TEL.    03 (3581) 1101   内線3556

FAX.    03 (3501) 0699

Partial English Translation of Japanese Laid-Open Patent

Application No. 05-110539

[0006]

[Means for Solving the Problems]

FIG. 1 is a block diagram showing the principle of a first invention, and in the method shown in FIG. 1, at a sending side, a variable rate error correction encoder 2 is arranged. Herein, this variable rate error correction encoder 2 is an encoder that increases and decreases its error correction performance by changing its encoding rate.

[0007]

Further, at a receiving side, a decoder 3 that decodes encoded signals sent from the sending side, and a line condition detecting unit 4 that detects line conditions are arranged (claim 1). Further, FIG. 2 is a block diagram showing the principle of a second invention, and in the method shown in FIG. 2, at the sending side, an encoding rate variable encoder 1 and a variable rate error correction encoder 2 are arranged.

[0008]

Herein, the encoding rate variable encoder 1 is an encoder that can make variable the encoding rate of an information source, and the variable rate error correction encoder 2 is an encoder that performs a specified thinning-out process on an output from the encoding rate variable encoder 1, and increases

and decreases its error correction performance by changing its encoding rate.

[0009]

Further, the receiving side has the decoder 3 and the line condition detecting unit 4, and herein, the decoder 3 is a decoder that decodes encoded signals sent from the sending side, and the line condition detecting unit 4 is a unit that detects line conditions (claim 2).

[0010]

Further, FIG. 3 is a block diagram showing the principle of a third invention, and in the method shown in FIG. 3, at the sending side, a memory 6 that keeps input bits for a specified time, and a same variable rate error correction encoder 2 as that in the second invention shown in FIG. 2 are arranged.

[0011]

Further, at the receiving side as well, in the same manner as in the above second invention, a decoder 3 and a line condition detecting unit 4 are arranged, and at this receiving side, a memory 5 is further arranged. And the memory 5 is a memory that stores decoding failure data (claim 3).

[0012]

[Operation of the Invention]

In the digital transmission method according to the first invention of the claim 1 shown in FIG. 1, at the receiving side, line conditions are detected, and the result of feeding back

this detection to the sending side, thereby, according to the line conditions, the encoding rates for error correction are changed by the variable rate error correction encoder 2 at the sending side.

[0013]

Further, in the digital transmission method according to the second invention of the claim 2 shown in FIG. 2, the line conditions detected by the line condition detecting unit 4 at the receiving side are fed back to the sending side, thereby, at the sending side, according to the line conditions, the encoding rates in the encoding rate variable encoder 1 and the encoding rate for error correction in the variable rate error correction encoder 2 are changed.

[0014]

Moreover, in the digital transmission method according to the third invention of the claim 3 shown in FIG. 3, in the case of a failure in decoding, the decoding failure data concerned is stored in the memory 5, and, a signal citing that decoding has failed, together with the line conditions detected by the line condition detecting unit 4 at the receiving side, is fed back to the sending side, thereby, at the sending side, an additional correction code according to the line conditions is calculated from the data stored in the memory 6 and is sent to the receiving side, and at the receiving side, decoding is performed by combining the received additional correction code

and the data stored in the memory 5.

DRAWING

FIG. 1

BLOCK DIAGRAM SHOWING THE PRINCIPLE OF A FIRST INVENTION

SENDING BIT LINE

SENDING SIDE

COMMUNICATION LINE

FEEDBACK LINE

RECEIVING SIDE

RECEIVING BIT LINE

2 VARIABLE RATE ERROR CORRECTION ENCODER

3 DECODER

4 LINE CONDITION DETECTING UNIT

FIG. 2

BLOCK DIAGRAM SHOWING THE PRINCIPLE OF A SECOND INVENTION

INPUT

SENDING SIDE

COMMUNICATION LINE

FEEDBACK LINE

RECEIVING SIDE

OUTPUT

1 ENCODING RATE VARIABLE ENCODER

2 VARIABLE RATE ERROR CORRECTION ENCODER

- 3      DECODER
- 4      LINE CONDITION DETECTING UNIT

FIG. 3

BLOCK DIAGRAM SHOWING THE PRINCIPLE OF A THIRD INVENTION  
INPUT

SENDING SIDE

COMMUNICATION LINE

FEEDBACK LINE

RECEIVING SIDE

OUTPUT

- 6      MEMORY
- 2      VARIABLE RATE ERROR CORRECTION ENCODER
- 3      DECODER
- 4      LINE CONDITION DETECTING UNIT
- 5      MEMORY



## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-110539

(43)Date of publication of application : 30.04.1993

(51)Int.Cl.

H04L 1/00

(21)Application number : 03-298432

(71)Applicant : FUJITSU LTD

(22)Date of filing : 17.10.1991

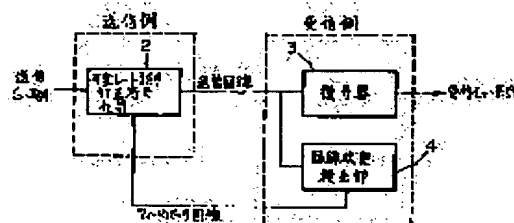
(72)Inventor : ARAYA MASANOBU

## (54) DIGITAL TRANSMISSION SYSTEM

## (57)Abstract:

PURPOSE: To improve the utilization efficiency of a circuit by varying an encoding rate of an error correction code in accordance with a circuit state.

CONSTITUTION: A transmitting side is provided with an encoding rate variable encoder which can vary an encoding rate, and a variable rate error correcting encoder 2 for performing a necessary thinning-out processing with regard to an output from the encoding rate variable encoder, varying the encoding rate and adjusting the error correcting capacity. Also, a receiving side is provided with a decoder 3 for decoding an encoded signal sent from the transmitting side, and a circuit state detecting part 4 for detecting a circuit state, and by feeding back the circuit state detected by the circuit state detecting part 4 to the transmitting side, the transmitting side varies the encoding rate by the encoding rate variable encoder and the encoding rate for correcting an error by the variable rate error correcting encoder 2 in accordance with the circuit state. In such a way, high reliability, a high throughput and a small delay time can be realized simultaneously, and the utilization efficiency of the circuit can be improved.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-110539

(43)公開日 平成5年(1993)4月30日

(51)Int.Cl.<sup>5</sup>

H 0 4 L 1/00

識別記号

庁内整理番号

E 6942-5K

F I

技術表示箇所

審査請求 未請求 請求項の数3(全 10 頁)

(21)出願番号

特願平3-298432

(22)出願日

平成3年(1991)10月17日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 新家 正総

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 真田 有

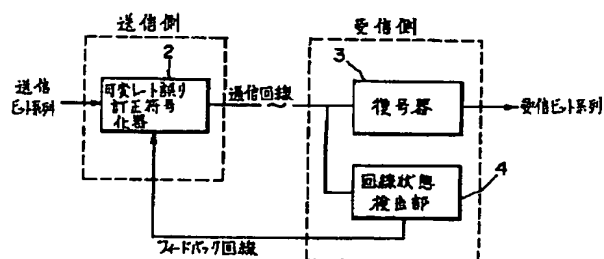
(54)【発明の名称】 デジタル伝送方式

(57)【要約】

【目的】 本発明は、送信側で誤り訂正符号を用いて送信ビットを符号化して伝送する一方、受信側ではこれを復号してビットを受け取るようなデジタル伝送方式に関し、回線状況に応じて誤り訂正符号の符号化率を変えられるようにして、回線の利用効率を上げることができるようになることを目的とする。

【構成】 受信側で回線状態を検出し、この検出結果を送信側へフィードバックすることにより、回線状態に応じて、誤り訂正のための符号化率を変化させるように構成する。

第1の発明の原理ブロック図



## 【特許請求の範囲】

【請求項1】 送信側で誤り訂正符号を用いて送信ビットを符号化して伝送し、受信側ではこれを復号してビットを受け取るようなデジタル伝送方式において、受信側で回線状態を検出し、この検出結果を送信側へフィードバックすることにより、該回線状態に応じて、誤り訂正のための符号化率を変化させることを特徴とする、デジタル伝送方式。

【請求項2】 送信側で誤り訂正符号を用いて送信ビットを符号化して伝送し、受信側ではこれを復号してビットを受け取るようなデジタル伝送方式において、送信側に、情報源の符号化率を可変に示る符号化率可変符号器(1)と、該符号化率可変符号器(1)からの出力について誤り訂正符号化を行なったのち所要の間引き処理を施して符号化率を変えて誤り訂正能力を加減する可変レート誤り訂正符号器(2)とをそなえたとともに、

受信側に、送信側から送られてきた符号化信号を復号する復号器(3)と、回線状態を検出する回線状態検出部(4)とをそなえ、

該回線状態検出部(4)で検出された回線状態を送信側へフィードバックすることにより、送信側では、該回線状態に応じて、該符号化率可変符号器(1)での符号化率および該可変レート誤り訂正符号器(2)での誤り訂正のための符号化率を変化させることを特徴とする、デジタル伝送方式。

【請求項3】 送信側で誤り訂正符号を用いて送信ビットを符号化して伝送し、受信側ではこれを復号してビットを受け取るようなデジタル伝送方式において、送信側に、入力ビット系列を一定時間保持する記憶部(6)と、誤り訂正符号化を行なったのち所要の間引き処理を施して符号化率を変えて誤り訂正能力を加減する可変レート誤り訂正符号器(2)とをそなえたとともに、

受信側に、送信側から送られてきた符号化信号を復号する復号器(3)と、回線状態を検出する回線状態検出部(4)と、復号失敗データを保存する記憶部(5)とをそなえ、

復号に失敗した場合には、該記憶部(5)に、復号失敗データを保存しておき、

且つ、復号に失敗した旨の信号を、該回線状態検出部(4)で検出された回線状態と共に、送信側へフィードバックすることにより、送信側では、該記憶部(6)で保存されているデータから該回線状態に応じた追加訂正符号を計算してこれを送信し、

受信側では、受け取った追加訂正符号と該記憶部(5)で保存しているデータとを組み合わせ、復号を行なうことを特徴とする、デジタル伝送方式。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、送信側で誤り訂正符号を用いて送信ビットを符号化して伝送する一方、受信側ではこれを復号してビットを受け取るようなデジタル伝送方式に関する。

【0002】

【従来の技術】従来より、上記のようなデジタル伝送方式では、送信側において、誤り訂正率が固定の誤り訂正符号を用いて送信ビットを符号化して伝送し、その後、受信側でこれを復号している。

【0003】

【発明が解決しようとする課題】しかしながら、このような従来のデジタル伝送方式では、測定された回線品質に応じて、誤り訂正符号の符号化率を変化させることができないため、回線状態が変動するような通信路において、回線状態が悪い場合には、誤り訂正符号が足りず、逆に回線状態が良い場合には、訂正ビットの無駄が生じる。

【0004】この結果、信頼性が要求される通信を行なおうとすると、訂正符号を多量に用いなければならず、これにより回線が有効に利用できなくなる。また、このようにすれば信頼性のあまり要求されない音声のようなものでも、回線状況の良いときには、誤り訂正ビット数が必要以上に設けられることになり、このため、送信側に送られる送信音声のビット数を有効に利用できないという課題もある。

【0005】本発明は、このような課題に鑑み創案されたもので、回線状況に応じて誤り訂正符号の符号化率を変えられるようにして、回線の利用効率を上げることができるようにした、デジタル伝送方式を提供することを目的とする。

【0006】

【課題を解決するための手段】図1は第1の発明の原理ブロック図で、この図1に示すものでは、送信側に、可変レート誤り訂正符号器2がそなえられている。ここで、この可変レート誤り訂正符号器2は、符号化率を変えて誤り訂正能力を加減するものである。

【0007】また、受信側には、送信側から送られてきた符号化信号を復号する復号器3と、回線状態を検出する回線状態検出部4とがそなえられている(請求項1)。さらに、図2は第2の発明の原理ブロック図で、この図2に示すものでは、送信側に、符号化率可変符号器1と可変レート誤り訂正符号器2とがそなえられている。

【0008】ここで、符号化率可変符号器1は、情報源の符号化率を可変に示るものであり、可変レート誤り訂正符号器2は、符号化率可変符号器1からの出力について所要の間引き処理を施して、符号化率を変えて誤り訂正能力を加減するものである。

【0009】また、受信側は、復号器3と回線状態検出部4とをそなえているが、ここで、復号器3は、送信側

から送られてきた符号化信号を復号するものであり、回線状態検出部 4 は、回線状態を検出するものである（請求項 2）。

【0010】さらに、図 3 は第 3 の発明の原理ブロック図で、この図 3 に示すものでは、送信側に、入力ビットを一定時間保持しておく記憶部（メモリ）6 と、図 2 に示す第 2 の発明と同様の可変レート誤り訂正符号器 2 とがそなえられている。

【0011】また、受信側にも、上記第 2 の発明の場合と同様に、復号器 3 と回線状態検出部 4 とがそなえられているが、この受信側には、更に記憶部（メモリ）5 が設けられている。そして、この記憶部 5 は、復号失敗データを保存するものである（請求項 3）。

【0012】

【作用】上述の図 1 に示す請求項 1 記載の第 1 の発明にかかるデジタル伝送方式では、受信側で、回線状態を検出し、この検出結果を送信側へフィードバックすることにより、回線状態に応じて、送信側の可変レート誤り訂正符号器 2 で誤り訂正のための符号化率を変化させる。

【0013】また、図 2 に示す請求項 2 記載の第 2 の発明にかかるデジタル伝送方式では、受信側の回線状態検出部 4 で検出された回線状態を送信側へフィードバックすることにより、送信側では、回線状態に応じて、符号化率可変符号器 1 での符号化率および可変レート誤り訂正符号器 2 での誤り訂正のための符号化率を変化させる。

【0014】さらに、図 3 に示す請求項 3 記載の第 3 の発明にかかるデジタル伝送方式では、復号に失敗した場合は、記憶部 5 に、復号失敗データを保存しておき、且つ、復号に失敗した旨の信号を、受信側の回線状態検出部 4 で検出された回線状態と共に、送信側へフィードバックすることにより、送信側では、回線状態に応じた追加訂正符号を記憶部 6 の保存データから計算してこれを受信側へ送信し、受信側では、受け取った追加訂正符号と記憶部 5 で保存しているデータとを組み合わせ、復号を行なう。

【0015】

【実施例】以下、図面を参照して本発明の実施例を説明する。

（a）第 1 実施例の説明

図 4 は本発明の第 1 実施例を示すブロック図で、この図 4 において、A は送信器であり、また B は受信器であって、これらの送信器 A と受信器 B とは、通信回線 11 とフィードバック回線 12 によって、接続されているものである。

【0016】ところで、本実施例においては、音声通信による場合のものを例として説明する。ここで、送信器 A は、送信データとして音声をサンプリングするなどして送信ビットを符号化したものを用い、これに誤り訂正

符号を付加して伝送するものである。このため、この送信器 A は、図 4 に示すように、符号化率可変符号器 1、可変レート誤り訂正符号器としてのレート可変バンクチャド畳み込み符号器 2 をそなえて構成されている。

【0017】符号化率可変符号器 1 は、回線品質に応じて情報源の符号化率を可変にしようとする音声符号化器として構成されている。また、レート可変バンクチャド畳み込み符号器 2 は、符号化率可変符号器 1 と同様に回線品質に応じて誤り訂正符号化率を変化させるもので、このため、この可変レート誤り訂正符号器 2 は、畳み込み符号器 21 とバンクチャリングテーブル（ビット間引きテーブル）22 とをそなえて構成されている。

【0018】まず、畳み込み符号器 21 は、入力ビットとそれに先行する一定数のビットとを  $\text{mod } 2$  加算することにより、畳み込み符号を得て、それを出力するものである。

【0019】また、バンクチャリングテーブル 22 は、回線品質に追従して畳み込み符号器 21 からの出力ビットの間引き処理を施すことにより、符号化率を変えて誤り訂正能力を加減するものである。

【0020】ところで、受信器 B は、送信器 A からの出力を復号して所望のビットを受け取るものであるが、このため、この受信器 B は、図 4 に示すように、パスメトリック・回線誤り率変換テーブル（回線状態検出部）4 と、パスメトリック計算装置 31 を設けたビタービデゴダ（復号器）3 とをそなえて構成されている。

【0021】ここで、パスメトリック・回線誤り率変換テーブル 4 は、デコーディングの際に計算される最小パスメトリック（送信側の符号器から得られる符号系列と受信符号系列の差のうち、最も小さいもののことであり、そして、この値と通信路の誤り率とは相関がある）の増加の程度から、回線品質を求め、その結果を符号化率可変符号器 1 と、レート可変バンクチャド畳み込み符号器 2 内のバンクチャリングテーブル 22 へフィードバックするものである。

【0022】ビタービデゴダ 3 は、送信側から送られてきた畳み込み符号化信号を復号するための復号器として用いられるものである。また、このビタービデゴダ 3 に設けられたパスメトリック計算装置 31 は、送信側の符号器から得られる符号系列と受信符号系列の差を求め、更にそのうちの最も小さいものである最小パスメトリックを算出し、これに基づいて復号を行なうとともに、上記算出結果をパスメトリック・回線誤り率変換テーブル 4 へ出力するものである。

【0023】上述の構成により、まず、符号化率可変符号器 1 へ送られて来た入力音声は、この符号化率可変符号器 1 によって、符号化されるのであるが、この際に、受信側からフィードバック回線 12 を介して出力されて来る回線品質情報に応じて符号化率が決定される。

【0024】そして、符号化された入力音声は、レート

可変バンクチャド畳み込み符号器2内の畳み込み符号器21へ出力され、ここで、入力ビットとそれに先行する一定数のビットとがmod 2加算されて、畳み込み符号に変換される。

【0025】畳み込み符号に変換された入力音声は、フィードバック回線12から回線品質検出結果の出力を受けたバンクチャリングテーブル22へ出力され、ここで、回線品質検出結果に追従した出力ビットの間引き処理が施される。

【0026】その結果、出力ビットの間引き処理が施されることにより、符号化率を変えられて誤り訂正能力が回線に応じたものに加減させられる。そののち、この畳み込みされた符号信号は、通信回線11を介して受信器Bのビタービデゴダ3へ入力される。

【0027】そして、通信回線11を介して受信器Bのビタービデゴダ3へ入力された畳み込みされた符号化信号は、このビタービデゴダ3によって、復号されて出力される。

【0028】また、畳み込みされた符号化信号から、ビタービデゴダ3に設けられたパスメトリック計算装置31によって、送信側の符号器から得られる符号系列と受信符号系列が求められ、そののち、これらの符号系列の差が求められて、更にこのような差のうちの最も小さいものである最小パスメトリックが算出される。

【0029】そして、この算出結果は、パスメトリック・回線誤り率変換テーブル4へ出力され、このパスメトリック・回線誤り率変換テーブル4によって、最小パスメトリックの増加の程度から回線品質が求められる。

【0030】このようにして求められた回線品質検出結果は、送信器Aに設けられた符号化率可変符号器1と、レート可変バンクチャド畳み込み符号器2内のバンクチャリングテーブル22へフィードバック回線12を介してフィードバックされる。

【0031】そして、このフィードバックの結果、回線品質が良い場合には、バンクチャリングテーブル22により、誤り訂正符号を少なくされて、送信音声のビット数が増やされ、送信音声の品質は良質なものにされる。

【0032】また、回線品質が悪い場合には、送信音声のビット数を減らされて送信音声の品質が下げられる代わりに、誤り訂正符号を増やされることによって受信音声の結果的な劣化が小さくされる。

【0033】このように、送信器Aに、符号化率を可変に示う符号化率可変符号器1と、符号化率可変符号器1からの出力について所要の間引き処理を施して符号化率を変えて誤り訂正能力を加減するバンクチャリングテーブル22を設けたレート可変バンクチャド畳み込み符号器2とをそなえるとともに、受信器Bに、送信器Aから送られてきた符号化信号を復号するビタービデゴダ3と、このビタービデゴダ3に設けられた最小パスメトリックを算出するパスメトリック計算装置31と、更

に回線状態を検出するパスメトリック・回線誤り率変換テーブル4とをそなえて、回線状態検出部4で検出された回線状態を送信側へフィードバックすることにより、送信器Aでは、回線状態に応じて、符号化率可変符号器1での符号化率およびレート可変バンクチャド畳み込み符号器2での誤り訂正のための符号化率を変化させることができる。

【0034】その結果、回線状態が変動するような通信路においても、回線状態が悪い場合には、誤り訂正符号を通常より足して受信側の訂正能力を助け、また逆に、回線状態が良い場合には、訂正ビットの無駄が生じないように、通常より減らしてデータ品質を良質にすることが可能となり、これにより回線を有効に利用することができる。

【0035】また、上記フィードバックの結果、回線状態が良い場合は、誤り訂正ビット数を減らして送信データのビット数が増やされることにより、特に信頼性の要求されない送信データにおいてさえも、データ品質を上げられるといった融通が効くのである。

【0036】このようにして、回線を有効に利用しつつも信頼のおける通信を行なうことができ、更に回線状態が変動するような通信路において、誤り訂正符号の能力に柔軟性を持たせ、回線状態の良し悪しに従って、誤り訂正符号の量を適切な量に調整することができるのである。

【0037】さらに、音声のように信頼性の要求されないものでも、回線状況の良いときには、誤り訂正ビット数を減らして送信音声のビット数を増やし、音声品質を上げらるるといった融通を効かせることができる。

【0038】(b)第2実施例の説明

図5は本発明の第2実施例を示すブロック図であり、この図5において、A'は送信器であり、またB'は受信器であって、これらの送信器A'と受信器B'は、通信回線11とフィードバック回線12によって、接続されているものである。

【0039】ここで、送信器A'は、図5に示すように、入力ビットを一定時間記憶する入力ビット保存メモリ(記憶部)6をそなえるとともに、畳み込み符号器21とバンクチャリングテーブル22とを有するレート可変バンクチャド畳み込み符号器2をそなえて構成されている。

【0040】また、受信器B'は、前述の第1実施例と同様、パスメトリック・回線誤り率変換テーブル(回線状態検出部)4、パスメトリック計算装置31を設けたビタービデゴダ(復号器)3をそなえているが、更に復号失敗データ保存メモリ(記憶部)5をそなえて構成されている。

【0041】なお、パスメトリック・回線誤り率変換テーブル4、パスメトリック計算装置31を設けたビタービデゴダ3については、前述の第1実施例のものと同

じものである、その説明は省略する。また、復号失敗データ保存メモリ5は、受信器B'のビタービデゴダ3が復号に失敗した際、その復号失敗データを保存するためのメモリである。

【0042】このような構成により、この第2実施例では、フィードバックする情報に、回線品質に復号の成否を加えてARQ方式とし、受信側で復号に失敗した場合は、復号失敗データ保存メモリ5に、受信信号（復号失敗データ）を保存しておき、その後、復号に失敗した旨の信号のNAK信号（Non Acknowledge 信号）を、パスメトリック・回線誤り率変換テーブル4で検出された回線状態と共に、送信側へフィードバックする。

【0043】そして、送信器A'側では、回線状態に応じた追加訂正符号をメモリ6に保存された入力ビットから計算してこれを受信器B'側へ送信し、受信側では、受け取った追加訂正符号と復号失敗データ保存メモリ5で保存している先の受信データとを組み合わせ、再復号を行なう。なお、もし一度で再復号ができなかったなら、上述のこれらの処理を復号が成功するまで繰り返す。

【0044】このように、送信側に、入力ビットを一定時間保存するメモリ6と、符号化率可変符号器1からの出力について所要の間引き処理を施して符号化率を変えて誤り訂正能力を加減するレート可変バンクチャド畳み込み符号器2とをそなえるとともに、受信器B'に、送信器A'から送られてきた符号化信号を復号するビタービデゴダ3と、回線状態を検出するパスメトリック・回線誤り率変換テーブル4と、復号失敗データを保存する復号失敗データ保存メモリ5とをそなえていることにより、以下のような効果がある。

【0045】つまり、復号に失敗した場合は、復号失敗データ保存メモリ5に復号失敗データを保存しておき、且つ、復号に失敗した旨の信号を、パスメトリック・回線誤り率変換テーブル4で検出された回線状態と共に、送信器A'へフィードバックを行なうので、送信器A'では、回線状態に応じた追加訂正符号を送信することができ、受信器B'では、受け取った追加訂正符号と復号失敗データ保存メモリ5で保存しているデータとを組み合わせ、再復号を行なうことができ、その結果、高信頼性、高スループット、短い平均遅延時間等を実現できるのである。

【0046】

【発明の効果】以上詳述したように、請求項1、2に記載された発明にかかるディジタル伝送方式によれば、送信側に、符号化率を可変にする符号化率可変符号器と、符号化率可変符号器からの出力について所要の間引き処理を施して符号化率を変えて誤り訂正能力を加減する可変レート誤り訂正符号器とをそなえるとともに、受信側に、送信側から送られてきた符号化信号を復号する

復号器と、回線状態を検出する回線状態検出部とをそなえ、回線状態検出部で検出された回線状態を送信側へフィードバックすることにより、送信側では、回線状態に応じて、符号化率可変符号器での符号化率および可変レート誤り訂正符号器での誤り訂正のための符号化率を変化させることができ、これにより回線状態が時間的に変化するような通信路においても、高信頼性と高スループットおよび少ない遅延時間を同時に実現することができ、更には音声伝送において帯域を有効に利用して、回線状態が良い場合には送信音声の品質を上げ、回線品質の悪い場合にも一定水準以上の受信音声品質を確保できる利点がある。

【0047】また、請求項3に記載された発明にかかるディジタル伝送方式によれば、受信側に、復号失敗データを保存する記憶部を更にそなえ、復号に失敗した場合は、記憶部に、復号失敗データを保存しておき、且つ、復号に失敗した旨の信号を、回線状態検出部で検出された回線状態と共に、送信側へフィードバックすることにより、送信側では、回線状態に応じた追加訂正符号を送信し、受信側では、受け取った追加訂正符号と記憶部5で保存しているデータとを組み合わせ、復号を行なうことができるので、送信側では、回線状態に応じた追加訂正符号を送信することができるとともに、受信側では、受け取った追加訂正符号と記憶部で保存しているデータとを組み合わせ、再復号を行なうことができ、これにより高信頼性、高スループット、短い平均遅延時間等を実現できる利点がある。

【図面の簡単な説明】

【図1】第1の発明の原理ブロック図である。

【図2】第2の発明の原理ブロック図である。

【図3】第3の発明の原理ブロック図である。

【図4】本発明の第1実施例を示すブロック図である。

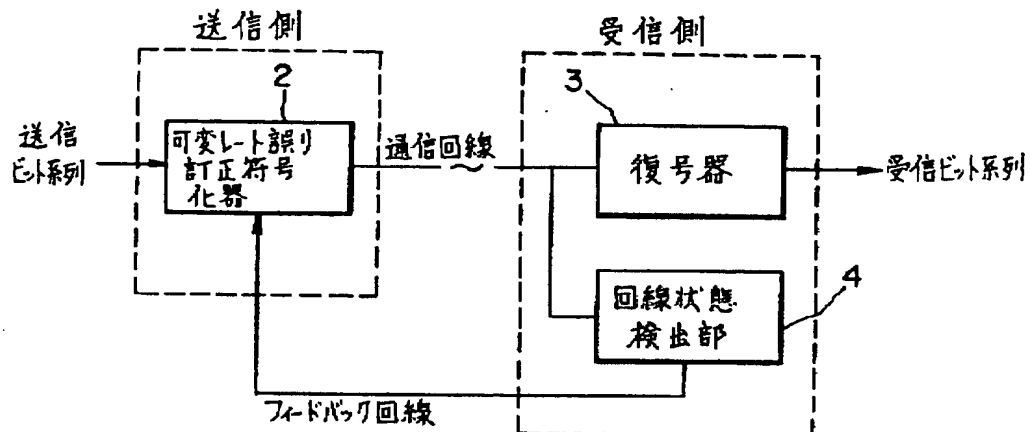
【図5】本発明の第2実施例を示すブロック図である。

【符号の説明】

- 1 符号化率可変符号器
- 2 レート可変バンクチャド畳み込み符号器（可変レート誤り訂正符号器）
- 3 ビタービデゴダ（復号器）
- 4 パスメトリック・回線誤り率変換テーブル（回線状態検出部）
- 5 復号失敗データ保存メモリ（記憶部）
- 6 入力ビット保存メモリ（記憶部）
- 11 通信回線
- 12 フィードバック回線
- 21 畳み込み符号器
- 22 バンクチャリングテーブル
- 31 パスメトリック計算装置
- A, A' 送信器
- B, B' 受信器

【図1】

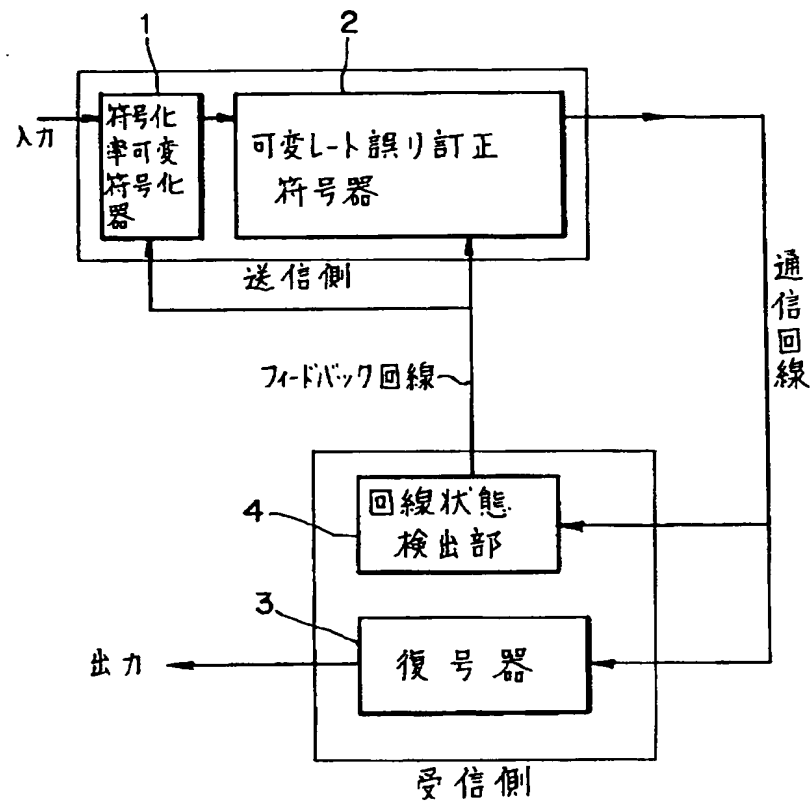
## 第1の発明の原理ブロック図





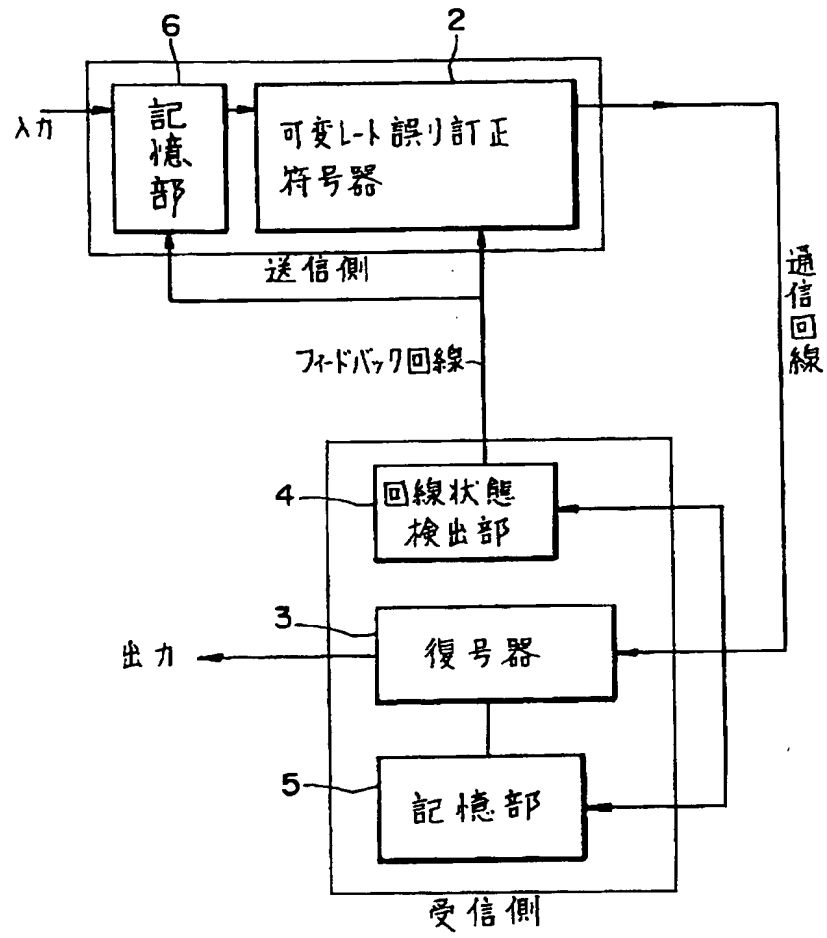
【図2】

## 第2の発明の原理ブロック図



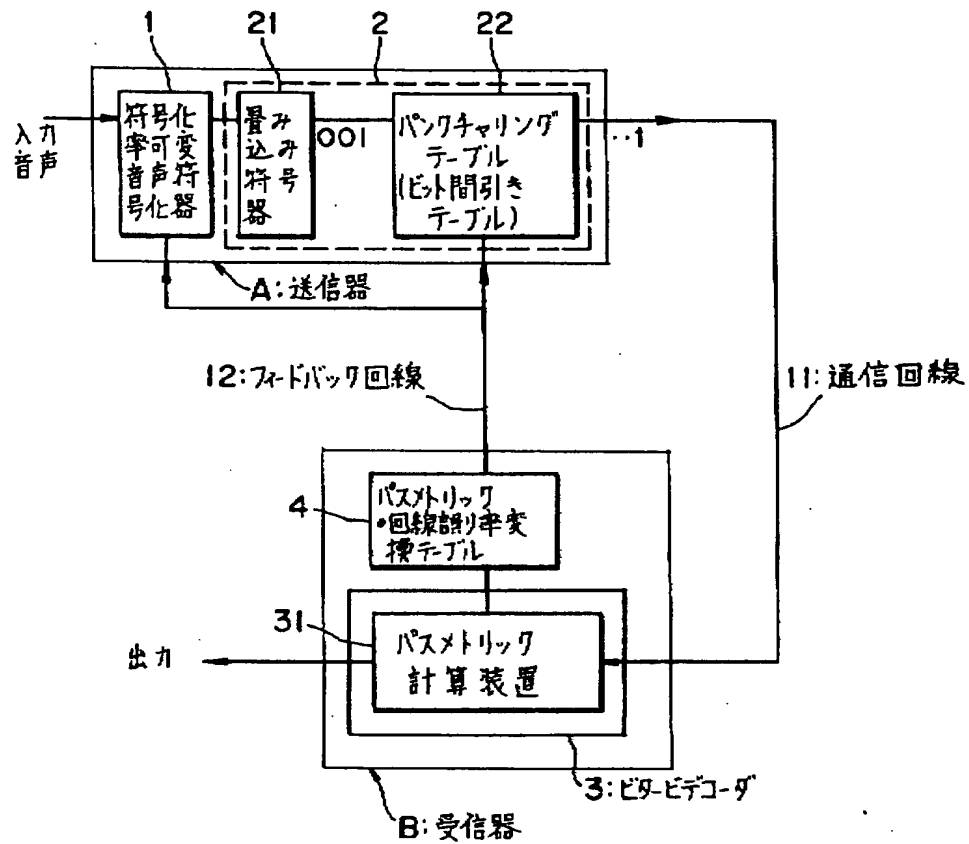
【図3】

## 第3の発明の原理ブロック図



【図4】

## 本発明の第1実施例を示すブロック図



【図5】

本発明の第2実施例を示すブロック図

